

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

JC986 U.S. PTO  
09/815257  
03/22/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2000年 3月30日

出 願 番 号  
Application Number:

特願2000-095542

出 願 人  
Applicant (s):

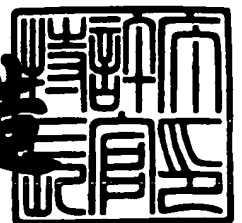
シャープ株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 1月19日

特 許 庁 長 官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2000-3112539

【書類名】 特許願

【整理番号】 00J00434

【提出日】 平成12年 3月30日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 G09G 3/00  
G09G 3/20  
G09G 3/36

【発明の名称】 表示装置用駆動回路、表示装置の駆動方法、および画像表示装置

【請求項の数】 9

【発明者】

    【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

    【氏名】 太田 隆滋

【発明者】

    【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

    【氏名】 亀崎 豊

【発明者】

    【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

    【氏名】 勝田 義彦

【特許出願人】

    【識別番号】 000005049

    【氏名又は名称】 シャープ株式会社

【代理人】

    【識別番号】 100080034

    【弁理士】

    【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003082

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置用駆動回路、表示装置の駆動方法、および画像表示装置

【特許請求の範囲】

【請求項 1】

マトリクス状に配置された各画素に対し表示データに応じた画像を表示するための各走査信号線に対し、上記表示データに基づく表示用走査信号をそれぞれ順次に出力するための走査信号線駆動部を有する表示装置用駆動回路において、

各走査信号線への順次出力から一括出力に移行するための、移行指示信号が入力される入力手段と、

移行指示信号に基づき、各走査信号線に対し一括して表示用走査信号を出力するように走査信号線駆動部を制御する制御手段とを有していることを特徴とする表示装置用駆動回路。

【請求項 2】

走査信号線駆動部は、各走査信号線に対して順次に表示用走査信号をそれぞれ出力するための、複数のシフトレジスタ部を互いに縦続して有していることを特徴とする請求項 1 記載の表示装置用駆動回路。

【請求項 3】

制御手段は、画像の表示のための同期信号と移行指示信号とに基づき、走査信号線駆動部の作動を停止する停止手段を有していることを特徴とする請求項 1 または 2 記載の表示装置用駆動回路。

【請求項 4】

マトリクス状に配置された各画素に対し表示データに応じた画像を表示するために、各走査信号線に対し、順次に、それぞれ表示用走査信号を上記表示データに基づき出力し、上記表示データに基づく表示用データ信号を各データ信号線に出力すると共に、非画像領域と画像表示領域とからなる部分表示機能を有する表示装置の駆動方法において、

非画像領域に対応する各走査信号線および各データ信号線に対し、一括して上記非画像領域に応じた表示用走査信号および表示用データ信号を出力することを

特徴とする表示装置の駆動方法。

【請求項 5】

マトリクス状に配置された各画素に対し表示データに応じた画像を表示するために、各走査信号線に対し表示用走査信号を上記表示データに基づき順次にそれぞれ出力する走査信号線駆動部と、上記表示データに基づく表示用データ信号を各データ信号線に出力するデータ信号線駆動部と、上記表示データによる画像表示領域と、単色の非画像領域とを上記各画素にそれぞれ設定するための設定部とを有する画像表示装置において、

設定部による非画像領域に対応する各走査信号線に対して表示用走査信号を一括出力するように走査信号線駆動部を制御する走査信号線制御手段を有していることを特徴とする画像表示装置。

【請求項 6】

表示用走査信号が一括して出力されたときに、非画像領域用の表示用データ信号を各データ信号線に対し出力するようにデータ信号線駆動部を制御するデータ信号線制御手段を有していることを特徴とする請求項 5 記載の画像表示装置。

【請求項 7】

表示データに基づく水平期間による、一括出力を過ぎ、次の順次出力に達するまでの期間、データ信号線駆動部の動作を停止する第一停止手段を有していることを特徴とする請求項 5 または 6 記載の画像表示装置。

【請求項 8】

表示データに基づく水平期間による、一括出力を過ぎ、次の順次出力に達するまでの期間、走査信号線駆動部の動作を停止する第二停止手段を有していることを特徴とする請求項 5、6 または 7 記載の画像表示装置。

【請求項 9】

画像表示領域の表示のための第一クロック信号と、非画像領域の表示のための第二クロック信号とが互いに異なっていることを特徴とする請求項 5、6、7 または 8 記載の画像表示装置。

【発明の詳細な説明】

【0001】

## 【発明の属する技術分野】

本発明は、表示領域の内、一部を画像表示領域とし、他の部分を非画像領域に設定できると共に、低消費電力化を図れる、表示装置用駆動回路、表示装置の駆動方法、および画像表示装置に関するものである。

## 【0002】

## 【従来の技術】

携帯電子機器、特に携帯電話においては、通信インフラストラクチャーが整備されるに伴って、より大量の情報（文字、図、イラスト、写真などの画像情報）を高速に通信する方向に進んでいる。そのような大量な情報を表示するため、携帯電子機器の表示部となる液晶表示部においても、より解像度が高い表示品位の優れたものが望まれている。

## 【0003】

このような液晶表示部において解像度を高めることは、ドット数つまり画素数を増加させる必要があることから、携帯電子機器における消費電力の増加を招来する。しかし、携帯電子機器においては、その電源である電池の寿命を長期化するために、全体として低消費電力であることが要求されている。

## 【0004】

このような要求に応じるために、従来、液晶表示部において、必要な領域のみを画像表示領域として表示し、その他の領域は非画像領域とする部分表示による低消費電力化を図ることが検討されている。

## 【0005】

従来では、アクティブマトリクス型液晶表示部であるTFT（薄層トランジスタ、Thin Film Transistor）型液晶パネルにおいて、部分表示駆動する場合、非画像領域も、画像表示領域と同様のタイミングで駆動を行っていた。また、単純マトリクス型液晶パネルでは、特開平11-184434号公報に開示されているように、書き込み手段が、部分表示状態に移行する前に非画像領域に白信号電圧を書き込んでおくという方法が知られている。上記公報においては、一部アクティブマトリクス型の走査方向の部分表示についての記載はある。

## 【0006】

しかしながら、上記公報では、白信号電圧を書き込んだ非画像領域の画素からは印加された電圧が次第に変化つまり減少していくことから、白表示を維持するためには新たに白信号電圧を書き込む必要が生じる。よって、特開平 1 1 - 1 8 4 4 3 4 号公報に開示された構成および方法では、新たに白信号電圧を書き込むために、低消費電力化を実現できない。

【 0 0 0 7 】

【発明が解決しようとする課題】

ところが、上記従来では、走査線方向での部分表示を行う際、対向電極を有するアクティブマトリクス型液晶パネルにおいては、書き込まれた電圧を保持するため、走査線方向での部分表示する際の非表示部分でも白信号電圧を一定の間隔で逆極性の白信号電圧を書き込むことによって、液晶への焼きつき等の不具合を回避する必要がある。

【 0 0 0 8 】

従来は、非表示部分においても表示部分と同様にゲートドライバのシフトレジスタを 1 水平期間毎にカウントアップさせて走査していた。この場合、ソースドライバからの映像信号出力は、当然、全走査ライン分出力せねばならず、液晶パネルとしての消費電力が部分表示の場合でも全体表示と同様な大きさになり、何ら低消費電力化にならないという問題を有している。

【 0 0 0 9 】

本発明の目的は、非画像領域部分を、例えば一水平期間または二水平期間で、全て走査するように設定することにより、消費電力が他の電気回路部分より大きなソースドライバの出力時間を削減すると共に、ソースドライバのロジック系の動作自体も停止する期間を設けることができ、部分表示駆動する際の低消費電力化を実現できる表示装置の駆動回路、表示装置の駆動方法、および画像表示装置を提供することである。

【 0 0 1 0 】

【課題を解決するための手段】

本発明の表示装置用駆動回路は、以上の課題を解決するために、マトリクス状に配置された各画素に対し表示データに応じた画像を表示するための各走査信号

線に対し、上記表示データに基づく表示用走査信号をそれぞれ順次に出力するための走査信号線駆動部を有する表示装置用駆動回路において、各走査信号線への順次出力から一括出力に移行するための、移行指示信号が入力される入力手段と、移行指示信号に基づき、各走査信号線に対し一括して表示用走査信号を出力するように走査信号線駆動部を制御する制御手段とを有していることを特徴としている。

## 【 0 0 1 1 】

本発明に係る表示装置の駆動方法は、以上の課題を解決するために、マトリクス状に配置された各画素に対し表示データに応じた画像を表示するために、各走査信号線に対し、順次に、それぞれ表示用走査信号を上記表示データに基づき出力し、上記表示データに基づく表示用データ信号を各データ信号線に出力すると共に、非画像領域と画像表示領域とからなる部分表示機能を有する表示装置の駆動方法において、非画像領域に対応する各走査信号線および各データ信号線に対し、例えば一水平期間または二水平期間にて一括して上記非画像領域に応じた表示用走査信号および表示用データ信号を出力することを特徴としている。

## 【 0 0 1 2 】

本発明に係る画像表示装置は、以上の課題を解決するために、マトリクス状に配置された各画素に対し表示データに応じた画像を表示するために、各走査信号線に対し表示用走査信号を上記表示データに基づき順次にそれぞれ出力する走査信号線駆動部と、上記表示データに基づく表示用データ信号を各データ信号線に出力するデータ信号線駆動部と、上記表示データによる画像表示領域と、単色の非画像領域とを上記各画素にそれぞれ設定するための設定部とを有する画像表示装置において、設定部による非画像領域に対応する各走査信号線に対して表示用走査信号を一括出力するように走査信号線駆動部を制御する走査信号線制御手段を有していることを特徴としている。

## 【 0 0 1 3 】

上記構成および方法によれば、例えば、非画像領域においては、単色、例えば白色の表示であるので、移行指示信号に基づき、各走査信号線に対し一括して表示用走査信号を出力することにより、上記非画像領域に対し単色の表示が可能と



なる。このとき、非画像領域を一括して表示するので、一括表示した後に走査信号線駆動部を停止する期間を確保できることから、上記走査信号線駆動部での消費電力を低減できて、低消費電力化できる。

【 0 0 1 4 】

上記表示装置用駆動回路においては、走査信号線駆動部は、各走査信号線に対して順次に表示用走査信号をそれぞれ出力するための、複数のシフトレジスタ部を互いに縦続して有していることが好ましい。

【 0 0 1 5 】

上記構成によれば、シフトレジスタ部を複数有することにより、例えば、画像表示領域の設定が変更された場合でも、非画像領域ではあるが、通常の走査を行う必要があるシフトレジスタ部を低減、つまり、一つのシフトレジスタ部の全ての各走査信号線が上記非画像領域に対応する場合には、上記シフトレジスタ部を一括走査して非画像領域を表示できるので、非画像領域であっても通常の走査を必要とするシフトレジスタ部の数を低減できて、低消費電力化できる。

【 0 0 1 6 】

また、上記構成では、シフトレジスタ部を複数有することにより、上記各シフトレジスタ部を個々に一括走査したり、作動を停止したりできるので、低消費電力化を確実化できる。

【 0 0 1 7 】

上記表示装置用駆動回路では、制御手段は、画像の表示のための同期信号と移行指示信号とに基づき、走査信号線駆動部の作動を停止する停止手段を有していることが好ましい。上記構成によれば、停止手段により、低消費電力化をより一層確実化できる。

【 0 0 1 8 】

上記画像表示装置においては、表示用走査信号が一括して出力されたときに、非画像領域用の表示用データ信号を各データ信号線に対し出力するようにデータ信号線駆動部を制御するデータ信号線制御手段を有していることが好ましい。上記構成によれば、データ信号線制御手段により、非画像領域の表示を安定化できる。

## 【 0 0 1 9 】

上記画像表示装置では、表示データに基づく水平期間による、一括出力を過ぎ、次の順次出力に達するまでの期間、データ信号線駆動部の動作を停止する第一停止手段を有していることが望ましい。上記画像表示装置においては、表示データに基づく水平期間による、一括出力を過ぎ、次の順次出力に達するまでの期間、走査信号線駆動部の動作を停止する第二停止手段を有していることが好ましい。上記構成によれば、第一停止手段や第二停止手段を設けたことにより、低消費電力化をより一層確実化できる。

## 【 0 0 2 0 】

上記画像表示装置では、画像表示領域の表示のための第一クロック信号と、非画像領域の表示のための第二クロック信号とが互いに異なってもよい。上記構成によれば、非画像領域の表示のための第二クロック信号を、第一クロック信号に対し、低周波数に設定できるので、低消費電力をより一層確実化できると共に、低周波数化により表示動作を安定化できる。

## 【 0 0 2 1 】

## 【発明の実施の形態】

本発明の実施の形態について図 1 ないし図 6 に基づいて説明すれば、以下の通りである。なお、以下では、本発明に係る、非画像領域（以下、非表示部分という）と画像表示領域（以下、表示部分という）とに分別して表示する部分表示機能において、非表示部分は白色ベタに設定するという前提の元に説明するが、黒ベタでも単色ベタでも同様に実現できる。

## 【 0 0 2 2 】

本発明に係る表示装置としての液晶表示装置は、図 2 に示すように、液晶パネル 1 と、液晶パネル 1 の各データ信号線を駆動するためのソースドライバ（データ信号線駆動部） 2 と、液晶パネル 1 の各走査信号線を駆動するためのゲートドライバ（表示装置用駆動回路、走査信号線駆動部） 3 と、上記ソースドライバ 2 およびゲートドライバ 3 を制御して、液晶パネル 1 において、表示データに基づいた画像を表示するためのコントロール IC 4 とを有している。

## 【 0 0 2 3 】

液晶パネル 1 は、各データ信号線と各走査信号線とを、それぞれ格子状に互いに直交するように備えており、各データ信号線と各走査信号線との各交点の間に、それぞれ、液晶層が、各画素としてマトリクス状にそれぞれ形成されているものである。

## 【 0 0 2 4 】

ソースドライバ 2 は、各データ信号線に応じたシフトレジスタを有しており、クロック C L K に基づいて、シリアルな表示データを上記シフトレジスタによりパラレルな表示用データ信号に変換してホールドし、その変換されたパラレルな表示用データ信号を水平同期信号（水平期間）に合わせて上記各データ信号線に対し同時にそれぞれ出力するようになっている。

## 【 0 0 2 5 】

また、上記ソースドライバ 2 は、シフトレジスタ毎の出力段に、バッファとしてのオペアンプをそれぞれ有しており、上記各オペアンプにより、ソースドライバ 2 から各データ信号線への表示用データ信号における、出力インピーダンスの整合・低減や出力電圧の安定化が可能となっている。

## 【 0 0 2 6 】

ゲートドライバ 3 は、表示データに含まれる垂直同期信号に同期させた、ゲートスタートパルス G S P と、水平同期信号に同期させたゲートクロック G C K とに基づいて、各走査信号線に対して、例えば上から線順次にて、それぞれ、走査信号線上の各画素に対し O N 信号（表示用走査信号）を印加するようになっている。

## 【 0 0 2 7 】

次に、ゲートドライバ 3 の詳細な回路例を以下に示すと、まず、ゲートドライバ 3 は、コントロールロジック部 3 1、シフトレジスタ制御ブロック 3 2、および複数の、例えば 4 つのシフトレジスタ部 3 3 ～ 3 6 を備えている。

## 【 0 0 2 8 】

各シフトレジスタ部 3 3 ～ 3 6 は、各走査信号線の数例えば 2 4 0 本の場合、それら各走査信号線の数に対応した、6 0 個のシフトレジスタ（後述する）をそれぞれ有し、互いに縦続して接続されていることによって、各走査信号線に対

するON信号を出力するための走査用パルス信号（例えばHighレベルからLowレベル続いてHighレベルに変化するパルス）をゲートクロックGCKに基づく線順次のタイミングにてそれぞれ出力するようになっている。

#### 【0029】

シフトレジスタ制御ブロック32は、各シフトレジスタ部33～36に対し、ゲートクロックGCKを供給すると共に、ゲートスタートパルスGSPに基づいて、各シフトレジスタ部33～36に対し、リセット信号を出力し、かつ、ゲートスタートパルスGSPおよびゲートクロックGCKに基づいて、各走査信号線に対し、ON信号の出力のための走査用パルス信号の出力を線順次にて開始するためのものである。

#### 【0030】

さらに、ゲートドライバ3は、各シフトレジスタ部33～36からの各走査用パルス信号が入力される出力制御ブロック37と、この出力制御ブロック37からの各出力電圧レベルを、各走査信号線へのON信号となるように調整するためのレベルシフタ38と、このレベルシフタ38からの各ON信号について、出力インピーダンスや出力電流値の調整などの出力条件の最適化のための各オペアンプを備えた出力回路ブロック39とを有している。

#### 【0031】

上記出力制御ブロック37は、入力される各シフトレジスタ部33～36からの各走査用パルス信号を、Highレベルのパルス信号として安定に出力すると共に、一度、上記Highレベルのパルス信号を出力すると、リセット信号が入力されるまで、例えばLowレベルの信号を安定に維持して出力するようになっている。

#### 【0032】

このため、出力制御ブロック37は、例えば図3に示すように、Dフリップフロップ37cとNOR回路37dとを各走査信号線に応じてそれぞれ有している。Dフリップフロップ37cのCK端子には、通常は、Highレベルの信号が常時入力されており、Dフリップフロップ37cのD端子には、Highレベルの信号であるVDDの信号が入力されている。また、Dフリップフロップ37cのQ端子の出力は、リセット信号によりLowレベルに設定される。

## 【 0 0 3 3 】

NOR回路 3 7 d の第一入力端子には、Dフリップフロップ 3 7 c のQ端子の出力が入力され、NOR回路 3 7 d の第二入力端子にはシフトレジスタ部 3 3 ～ 3 6 からの信号が入力されている。

## 【 0 0 3 4 】

このような出力制御ブロック 3 7 では、通常は、シフトレジスタ部 3 3 ～ 3 6 からのHighレベルの信号が入力されるため、NOR回路 3 7 d からの出力はLowレベルを維持している。

## 【 0 0 3 5 】

一方、シフトレジスタ部 3 3 ～ 3 6 から走査用パルス信号（一旦Lowレベルになり、直ちにHighレベルに戻る）が入力されると、その走査用パルス信号に応じて、Highレベルのパルス信号がNOR回路 3 7 d から出力されるようになっている。

## 【 0 0 3 6 】

すなわち、Dフリップフロップ 3 7 c では、走査用パルス信号の立ち下がり時（後述するAND回路 3 7 a の出力の立ち上がり時）に、Q端子の出力がHighレベルに変化するが、その変化のタイムラグを利用して、NOR回路 3 7 d では、AND回路 3 7 a がLowレベルの期間に、NOR回路 3 7 d の第一入力端子および第二入力端子がそれぞれLowレベルとなることから、上記走査用パルス信号に応じてHighレベルのパルス信号を出力することになる。

## 【 0 0 3 7 】

その後は、NOR回路 3 7 d の第一入力端子に対しては、Dフリップフロップ 3 7 c に対し、リセット信号が供給されるまで、常時Highレベルの信号がQ端子から入力されるので、NOR回路 3 7 d からの出力はLowレベルを維持することになる。

## 【 0 0 3 8 】

このような液晶表示装置では、液晶パネル 1 の各画素は、ON信号を印加された走査信号線と、表示データに基づく表示用データ信号が入力される各データ信号線とによって、充電された各画素と、非充電の各画素とに、1フレーム期間（

垂直同期信号のパルス間隔、例えば60Hz)内に線順次にて選択される各走査信号線にて設定されることから、上記各画素の液晶層に通る光を断接して上記表示データに基づく画像を液晶パネル1上に表示できるようになっている。

#### 【0039】

そして、上記液晶表示装置は、例えば図2に示すように、液晶パネル1の表示画面を、各データ信号線の長手方向（液晶パネル1の表示画面での上下方向）に沿って、各非表示部分1b、1cと、表示部分1aとに分割して表示するための部分表示機能を備えている。図2では、表示部分1aを挟んで各非表示部分1b、1cをそれぞれ設けた例を挙げたが、非表示部分1bと表示部分1aとの2分割や、表示部分1aと非表示部分1cとの2分割も可能である。

#### 【0040】

このような部分表示機能を実現するために、ゲートドライバ3には、図1に示すように、スタート位置デコード回路部40が、コントロールロジック部31と各シフトレジスタ部33～36との間に設けられ、出力制御ブロック37に、図3に示すように、一括出力のための入力部（入力手段）43と、AND回路（制御手段）37aとが走査領域判定部として設けられている。

#### 【0041】

また、ソースドライバ2には、図示しないが、各非表示部分1b、1cに対し、一度、各非表示部分1b、1c用の表示用データ信号を出力した後、次に表示部分1aの開始時、または、次のゲートスタートパルスGSP（垂直同期信号）の入力時まで、ソースドライバ2の動作を停止させるソースドライバ停止手段が設けられている。

#### 【0042】

このようなソースドライバ停止手段としては、例えば、ソースドライバ2へのクロックCLKを出力する側で、上記クロックCLKの供給を、ソース制御信号等によって停止する手段を挙げることができる。また、上記ソースドライバ停止手段としては、例えば、AND回路の第一入力端子にクロックCLKを入力し、第二端子に通常はHighレベルを、停止時にはLowレベルを入力することにより、ソースドライバ2に入力されるクロックCLKの入力を、任意の期間、停止する

ように作動する手段が挙げられる。また、ゲートドライバ3にも、上記ソースドライバ停止手段と同様な、ゲートドライバ停止手段が、例えばGCNT2 信号により制御されるように設けられている。

#### 【0043】

スタート位置デコード回路部40は、制御信号である各CS1/2信号およびU/D信号にて各シフトレジスタ部33~36を、どのシフトレジスタ部33~36からスタートするか（ゲートスタートパルスGSPによるイネーブル信号をどのシフトレジスタ部33~36に inputs するか）を制御するものである。また、上記スタート位置デコード回路部40は、シフトレジスタ部33~36の一つの途中から、ゲートクロックGCKの供給を停止することで、それ以降のシフトレジスタ部33~36の作動を停止することもできる。

#### 【0044】

また、スタート位置デコード回路部40は、リセット信号や、ゲートクロックGCKの断接によってセレクト、つまり必要なシフトレジスタ部33~36のみを動作させ、残りのシフトレジスタ部33~36の動作を、例えばゲートクロックGCKの出力停止（HighレベルまたはLow レベルに固定）によって停止するように制御するためのものでもある。上記U/D信号は、例えば、シフトレジスタ部33~36における走査方向を切り替えるためのものである。

#### 【0045】

前記入力部43は、各非表示部分1b、1cにおける、各走査信号線に対しON信号を一括出力を指示するためのモード信号としてのゲート制御信号GCNT1の入力に基づき、走査用パルス信号と同様な疑似走査用パルス信号（図4参照）を生成するためのものである。上記AND回路37aは、上記疑似走査用パルス信号または各シフトレジスタ部33~36からの走査用パルス信号が入力されると、それらに対応したパルス信号を出力する切り換え手段であり、各シフトレジスタ部33~36と出力制御ブロック37との間に、各走査信号線に応じてそれぞれ設けられている。

#### 【0046】

このようなゲートドライバ3では、前記のような入力部43と、AND回路3

7 a とを設けたことにより、モード信号により予め設定された未走査領域である、各非表示部分 1 b、1 c に対応する各走査信号線に対し、一括して同時に ON 信号をゲートドライバ 3 から出力すると共に、各データ信号線に対しソースドライバ 2 から各非表示部分 1 b、1 c 用の表示用データ信号を一度出力することにより、液晶パネル 1 の各非表示部分 1 b、1 c の全てを、一度の走査にて単色、例えば白色に表示することができる。

## 【0047】

このとき、各非表示部分 1 b、1 c 用の表示用データ信号は、一つのデータ信号線に対し、複数の画素に電圧が印加されて上記各画素は充電される。このため、通常時と同様な時間の電圧印加では、充電量が不足することがあるが、そのような不足については、全ての各画素で同様に生じるために、各非表示部分 1 b、1 c での色ムラは少なく、特に支障はないが、各非表示部分 1 b、1 c の各画素への充電量を確保するためには、上記表示用データ信号を、例えば、コントロール IC 4 へのシステムクロック SCK のサイクル時間を長く、つまり低周波数化して、その結果、ゲートクロック GCK のパルス幅を長くすることにより、各画素への印加時間を通常より長く設定するようにしてもよい。

## 【0048】

その上、上記構成では、一度、ソースドライバ 2 から各非表示部分 1 b、1 c 用の表示用データ信号を出力すると、次の表示部分 1 a に達するまでの間、上記ソースドライバ 2 やゲートドライバ 3 の出力を停止、つまり動作を停止できるので、低消費電力化を容易に達成できる。すなわち、このような液晶表示装置では、液晶パネル 1 の表示を通常行くと、上記液晶パネル 1 での消費電力の 7 ～ 8 割が、ソースドライバ 2 の各オペアンプにて消費されるので、特に、上記ソースドライバ 2 の動作を停止する期間を確保することにより、部分表示機能を用いた場合でも、従来より確実に低消費電力化を図ることができる。

## 【0049】

次に、本発明のゲートドライバ 3 を用いた液晶表示装置の動作について説明すると、まず、図 2 に示すように、液晶パネル 1 の走査信号線数およびゲートドライバ 3 の出力端子数（走査信号線の数）を L 本（L は正の整数）として、液晶パ



ネル 1 の M 番目の出力端子から N 番目の出力端子までの間で部分表示駆動を実現する場合を例に挙げる。

【 0 0 5 0 】

ゲートドライバ 3 のスタート位置デコード回路部 4 0 は、4 つのシフトレジスタ部 3 3 ～ 3 6 を C S 1 / 2 信号によりセレクトできる機能を有しているので、ゲートドライバ 3 の出力開始位置を L / 4 本毎に設定できる。この場合、ゲートドライバ 3 の出力開始位置は、

【 0 0 5 1 】

【数 1】

$$a \times \frac{L}{4} < M < (a + 1) \times \frac{L}{4}$$

【 0 0 5 2 】

(a は自然数) を満たす a を算出し、その算出した a に基づいた、[ (a × L ÷ 4) + 1 ] 番目から、つまり各シフトレジスタ部 3 3 ～ 3 6 単位毎からに設定できる。具体例を挙げると、L = 2 4 0、M = 1 0 0 とした場合、a は 1 となるから、ゲートドライバ 3 の出力開始位置は、6 1 番目すなわちシフトレジスタ部 3 4 からとなる。

【 0 0 5 3 】

このとき、図 4 および図 5 に示すように、[ (a × L ÷ 4) + 1 ] 番目から N 番目までは、通常と同様にゲートドライバ 3 内部のシフトレジスタ部 3 4 を 1 水平期間毎にカウントアップして走査する。ただし、[ (a × L ÷ 4) + 1 ] 番目から (M - 1) 番目までは非表示部分 1 b になるため、ソースドライバ 2 からの出力は白表示の電圧となる。図 4 は、一水平期間にて、各非表示部分 1 b、1 c の各走査信号線に対し一括して ON 信号を出力する場合の例を示し、図 5 は、二水平期間にて、各非表示部分 1 b、1 c の各走査信号線に対し一括して ON 信号を出力する場合の例を示す。

【 0 0 5 4 】

N 番目までの走査が終了した後、G C N T 1 信号であるモード (Mode) 信号にてゲートドライバ 3 の未出力端子に対して、一水平期間で奇数番目の出力端子を

【 0 0 5 5 】

【 0 0 5 6 】

【 0 0 5 7 】

出証特 2 0 0 0 - 3 1 1 2 5 3 9

、その分、低消費電力化が図られる。

【 0 0 5 8 】

また、表示部分 1 a では、液晶パネル 1 の液晶層への表示用データ信号（映像信号）書き込み周期（リフレッシュレート）は、表示する内容に依存した周期とする必要があるが〔例えば、NTSC（National Television System Committee，走査線数 5 2 5 本、秒 3 0 フレーム）〕等の動画表示をしようとするれば、少なくとも 6 0 H z の周期となる）、各非表示部分 1 b、1 c は、本実施の形態のように、白色ベタ表示に固定となるため、リフレッシュレートを表示部分 1 a より低周波数化することが可能となり、上記低周波数化によって低消費電力化および表示動作の安定化を図ることができる。

【 0 0 5 9 】

ただし、書き込む表示用データ信号（映像信号）の極性は前の表示用データ信号（映像信号）とは逆極性にする必要がある。また、非表示部分 1 b、1 c の低周波数化の実施においては、液晶パネル 1 の各液晶層の分極による焼き付けやフリッカー（画面のチラツキ）が発生しない範囲で設定すればよい。

【 0 0 6 0 】

上記においては、図 5 に示すように、各非表示部分 1 b、1 c を一括 ON させて、未走査部分を一括走査することにより、表示部分 1 a のリフレッシュレートに上下の各走査信号線の間での差の発生を防止することにより、表示部分 1 a での表示ムラを防止した例を挙げた。

【 0 0 6 1 】

なお、さらに、低消費電力化を図るために、例えば、非表示部分 1 b の少なくとも一部と表示部分 1 a の少なくとも一部とを表示するシフトレジスタ部において、上記シフトレジスタ部から一括 ON 信号を出力し、上記シフトレジスタ部に対応する液晶パネル 1 の画面を単色表示し、続いて、上記シフトレジスタ部の表示部分 1 a に相当する各走査信号線に対し、タイミングを図り通常の表示のための走査を行ってもよい。

【 0 0 6 2 】

これにより、ソースドライバ 2 やゲートドライバ 3 が停止している期間をより

長くできるので、より一層低消費電力化を図ることができる。この場合、上記表示部分 1 a の少なくとも一部は、一度、一括 ON された後、再度、表示用データ信号が順次書き込まれるために、上下でのリフレッシュレートに差が生じ、液晶パネル 1 の表示部分 1 a において明度に傾斜（グラディエント）を生じることがあるが、特に、上記表示部分 1 a の範囲が狭い場合には、上記表示部分 1 a の表示に関する視認性について特に支障はない。

#### 【 0 0 6 3 】

なお、上記実施の形態では、液晶パネル 1 としてアクティブマトリクス型の TFT 液晶パネルを用いた例を挙げたが、上記に限定されることはなく、例えば、MIM (Metal Insulator Metal) 型の液晶パネルや、エレクトロルミネッセンス等のフラットディスプレイにも適用可能である。

#### 【 0 0 6 4 】

以下に、前記入力部 4 3 についてさらに詳細に説明すると、上記入力部 4 3 は、D フリップフロップ 4 3 a と、NAND 回路 4 3 b とを有している。D フリップフロップ 4 3 a の D 端子には、ゲート制御信号 GCNT1 が入力され、D フリップフロップ 4 3 a の CK 端子には、ゲートクロック GCK が、インバータ 4 4 およびインバータ 4 5 を介して、若干遅延した上記ゲートクロック GCK が入力されている。D フリップフロップ 4 3 a の Q 端子の出力は、NAND 回路 4 3 b の第一入力端子に入力されている。また、NAND 回路 4 3 b の第二入力端子には、上記ゲートクロック GCK が入力されている。

#### 【 0 0 6 5 】

これにより、入力部 4 3 では、ゲート制御信号 GCNT1 が例えば High レベルになることにより、疑似走査用パルス信号を生成するようになっている。つまり、ゲート制御信号 GCNT1 が Low レベルのときは、D フリップフロップ 4 3 a の Q 端子の出力はゲートクロック GCK の Low レベル、High レベルに無関係に Low レベルを維持するので、NAND 回路 4 3 b の出力は High レベルとなっている。一方、ゲート制御信号 GCNT1 が High レベルになると、ゲートクロック GCK の立ち上がりにて、D フリップフロップ 4 3 a の Q 端子の出力が High レベルに変化し、ゲートクロック GCK が High レベルのとき、NAND 回路 4 3 b の出力

はLow レベルとなって前記の疑似走査用パルス信号となっている。

【 0 0 6 6 】

また、通常、モード信号としてのゲート制御信号GCNT1 は、ゲートクロックGCKの2サイクル程度の長さのHighレベルを維持するパルス信号であるので、上記ゲート制御信号GCNT1 により1個の疑似走査用パルス信号を出力するようになっている。

【 0 0 6 7 】

以下に、シフトレジスタ制御ブロック32およびシフトレジスタ部33～36についてさらに詳細説明する。なお、シフトレジスタ部33～36については、互いに同一のもので、また、内部は反復された回路となっているので、シフトレジスタ部33の一部についてのみ説明する。

【 0 0 6 8 】

まず、シフトレジスタ制御ブロック32には、リセット信号を出力するための、2つのDフリップフロップ32a・32bと、2つのAND回路32c・32dとが設けられている。

【 0 0 6 9 】

Dフリップフロップ32aのD端子には、ゲートスタートパルスGSPが入力され、Dフリップフロップ32aのCK端子には、ゲートクロックGCKがインバータ44にて反転されて入力されている。Dフリップフロップ32bのD端子には、Dフリップフロップ32aのQ端子の出力が入力され、Dフリップフロップ32bのCK端子には、ゲートクロックGCKがインバータ44にて反転されて入力されている。

【 0 0 7 0 】

AND回路32cの第一入力端子には、Dフリップフロップ32aのQ端子の出力が入力され、第二入力端子には、Dフリップフロップ32bのQバー端子の出力が入力されている。これにより、ゲートスタートパルスGSPがLow レベルからHighレベルに変化すると、Dフリップフロップ32aのQ端子の出力がLow レベルからHighレベルに変化したとき、Dフリップフロップ32bでの遅延を経過した後、Dフリップフロップ32bのQバー端子の出力がHighレベルからLow

レベルに変化する。

【 0 0 7 1 】

したがって、そのタイムラグの間、AND回路 3 2 c への各入力端子への入力  
がそれぞれHighレベルとなり、AND回路 3 2 c から、ゲートスタートパルスG  
S P のパルス幅より小さいパルス信号が、ゲートスタートパルスG S P に応じて  
シフトレジスタ部 3 3 ～ 3 6 へのリセット信号として出力される。

【 0 0 7 2 】

また、AND回路 3 2 d の第一入力端子には、ゲートスタートパルスG S P が  
入力され、第二入力端子にはAND回路 3 2 c からの出力が入力されている。こ  
れにより、AND回路 3 2 d から、上記リセット信号と同様のパルス信号が、ゲ  
ートスタートパルスG S P に応じて出力制御ブロック 3 7 へのリセット信号とし  
て出力される。

【 0 0 7 3 】

さらに、シフトレジスタ制御ブロック 3 2 には、シフトレジスタ部 3 3 ～ 3 6  
での線順次でのON信号の出力を開始するために、2つのDフリップフロップ 3  
2 e ・ 3 2 f と、AND回路 3 2 g とが設けられている。

【 0 0 7 4 】

Dフリップフロップ 3 2 e のD端子には、Dフリップフロップ 3 2 b のQ端子  
の出力が入力され、Dフリップフロップ 3 2 e のCK端子には、ゲートクロック  
GCKがインバータ 4 4 にて反転されて入力されている。Dフリップフロップ 3  
2 f のD端子には、Dフリップフロップ 3 2 e のQ端子の出力が入力され、Dフ  
リップフロップ 3 2 f のCK端子には、ゲートクロックGCKがインバータ 4 4  
にて反転されて入力されている。

【 0 0 7 5 】

AND回路 3 2 g の第一入力端子には、Dフリップフロップ 3 2 e のQ端子の  
出力が入力され、その第二入力端子にはDフリップフロップ 3 2 f のQバー端子  
の出力が入力されている。これにより、AND回路 3 2 g の出力は、前述のDフ  
リップフロップ 3 2 b とAND回路 3 2 c とによるHighレベルとなるパルス信号  
が開始信号としてシフトレジスタ部 3 3 に出力される。この開始信号は、各AN

D回路 3 2 c ・ 3 2 d からのリセット信号より、各 D フリップフロップ 3 2 e ・ 3 2 f を経由した遅延により、所定期間、遅れて出力されるようになっており、ゲートクロック G C K に基づくシフトレジスタ部 3 3 ～ 3 6 からの O N 信号の線順次での出力を安定化できるようになっている。

## 【 0 0 7 6 】

次に、シフトレジスタ部 3 3 には、ゲートクロック G C K により開始され、線順次にて O N 信号を出力するための指示信号を出力するように、2 つの D フリップフロップ 3 3 c ・ 3 3 d と、N A N D 回路 3 3 e とが設けられている。

## 【 0 0 7 7 】

D フリップフロップ 3 3 c の D 端子には、A N D 回路 3 2 g の出力（通常は、Low レベルで、ゲートクロック G C K に基づく High レベルとなるパルス信号が入力される）が入力され、C K 端子にはゲートクロック G C K が入力され、R （リセット）端子には、A N D 回路 3 2 c からの出力が入力されている。

## 【 0 0 7 8 】

D フリップフロップ 3 3 d の D 端子には、D フリップフロップ 3 3 c の Q 端子の出力が入力され、C K 端子にはゲートクロック G C K がインバータ 4 4 にて反転されて入力され、R （リセット）端子には、A N D 回路 3 2 c からの出力が入力されている。

## 【 0 0 7 9 】

N A N D 回路 3 3 e の第一入力端子には、D フリップフロップ 3 3 d の Q バー端子の出力が入力され、第二入力端子には D フリップフロップ 3 3 c の Q 端子の出力が入力されている。これにより、N A N D 回路 3 3 e からの出力は、通常は High レベルを出力しているが、A N D 回路 3 2 g からのパルス信号が入力されると、ゲートクロック G C K のパルス幅より小さなパルス幅となる Low レベルとなる指示信号が出力される。

## 【 0 0 8 0 】

また、シフトレジスタ部 3 3 では、このような 2 つの D フリップフロップ 3 3 c ・ 3 3 d と、N A N D 回路 3 3 e とが、扱う各走査信号線の数（例えば 6 0 本）に応じてそれぞれ設けられており（図 3 では、部材番号 3 3 1 ・ 3 3 2 ・ 3 3

3・…)、Dフリップフロップ33cのQ端子の出力が次のDフリップフロップ33cのD端子に入力され、Dフリップフロップ33cでの信号遅延とゲートクロックGCKとに基づいて、線順次にて出力され各ON信号のための指示信号を順次出力できるようになっている。

#### 【0081】

なお、上記では、制御信号である各CS1/2信号およびU/D信号にて各シフトレジスタ部33～36を、リセット信号や、ゲートクロックGCKの断接によってセレクトするスタート位置デコード回路部40を用いた例を挙げたが、上記に限定されることはなく、例えば、図6に示すように、スタート位置デコード回路部40において、各CS1/2信号によりセレクトする各シフトレジスタ部33～36を選択する指示信号を出力するスタートパルス入力データデコード部41を設け、その指示信号によりゲートクロックGCKの各シフトレジスタ部33～36への接続を切り換えるスイッチング部42を設けてもよい。

#### 【0082】

この場合、各シフトレジスタ部33～36においては、それらの双方向シフトレジスタ回路部33b～36bの前段に、イネーブル信号制御部33a～36aを設け、順次、イネーブル信号（動作開始信号）をイネーブル信号制御部33a～36aから送出して、カウンタ動作を省きながら、ON信号のための走査用パルス信号を送出するように設定してもよい。

#### 【0083】

イネーブル信号制御部33a～36aは、各双方向シフトレジスタ回路部33b～36bのシフト方向およびスタート位置制御信号、各CS1/2信号により、各双方向シフトレジスタ回路部33b～36bの選択された1段目の双方向シフトレジスタ回路部にイネーブル信号を供給する制御を行うものである。この機能により、上記双方向シフトレジスタ回路部33b～36bのスタート位置を変更できるため、非表示部分1b、1cでありながら、通常の走査（スキャン）を行う必要がある部分を低減できる。

#### 【0084】

#### 【発明の効果】



本発明の表示装置用駆動回路は、以上のように、各走査信号線への順次出力から一括出力に移行するための、移行指示信号が入力される入力手段と、移行指示信号に基づき、各走査信号線に対し一括して表示用走査信号を出力するように走査信号線駆動部を制御する制御手段とを有している構成である。

#### 【0085】

本発明の表示装置の駆動方法は、以上のように、非画像領域に対応する各走査信号線および各データ信号線に対し、一括して上記非画像領域に応じた表示用走査信号および表示用データ信号を出力する方法である。

#### 【0086】

本発明の画像表示装置は、以上のように、単色の非画像領域とを上記各画素にそれぞれ設定するための設定部による非画像領域に対応する各走査信号線に対して表示用走査信号を一括出力するように走査信号線駆動部を制御する走査信号線制御手段を有している構成である。

#### 【0087】

それゆえ、上記構成および方法は、例えば、非画像領域に対しては、単色、例えば白色の表示であるので、移行指示信号に基づき、各走査信号線に対し一括して表示用走査信号を出力することにより、上記非画像領域に対し単色の表示が可能となる。このとき、非画像領域を一括して表示できるので、走査信号線駆動部を停止する期間を確保できることから、上記走査信号線駆動部での消費電力を低減できて、低消費電力化できるという効果を奏する。

#### 【図面の簡単な説明】

##### 【図1】

本発明のゲートドライバの回路構成を示すブロック図である。

##### 【図2】

上記ゲートドライバを有する本発明の液晶表示装置の回路構成を示すブロック図である。

##### 【図3】

上記ゲートドライバの要部回路構成を示すブロック図である。

##### 【図4】

上記ゲートドライバにおける一括出力（一水平期間）と順次出力との各信号の出力タイミングを示すタイミングチャートである。

【図 5】

上記ゲートドライバにおける一括出力（二水平期間）と順次出力との各信号の出力タイミングを示すタイミングチャートである。

【図 6】

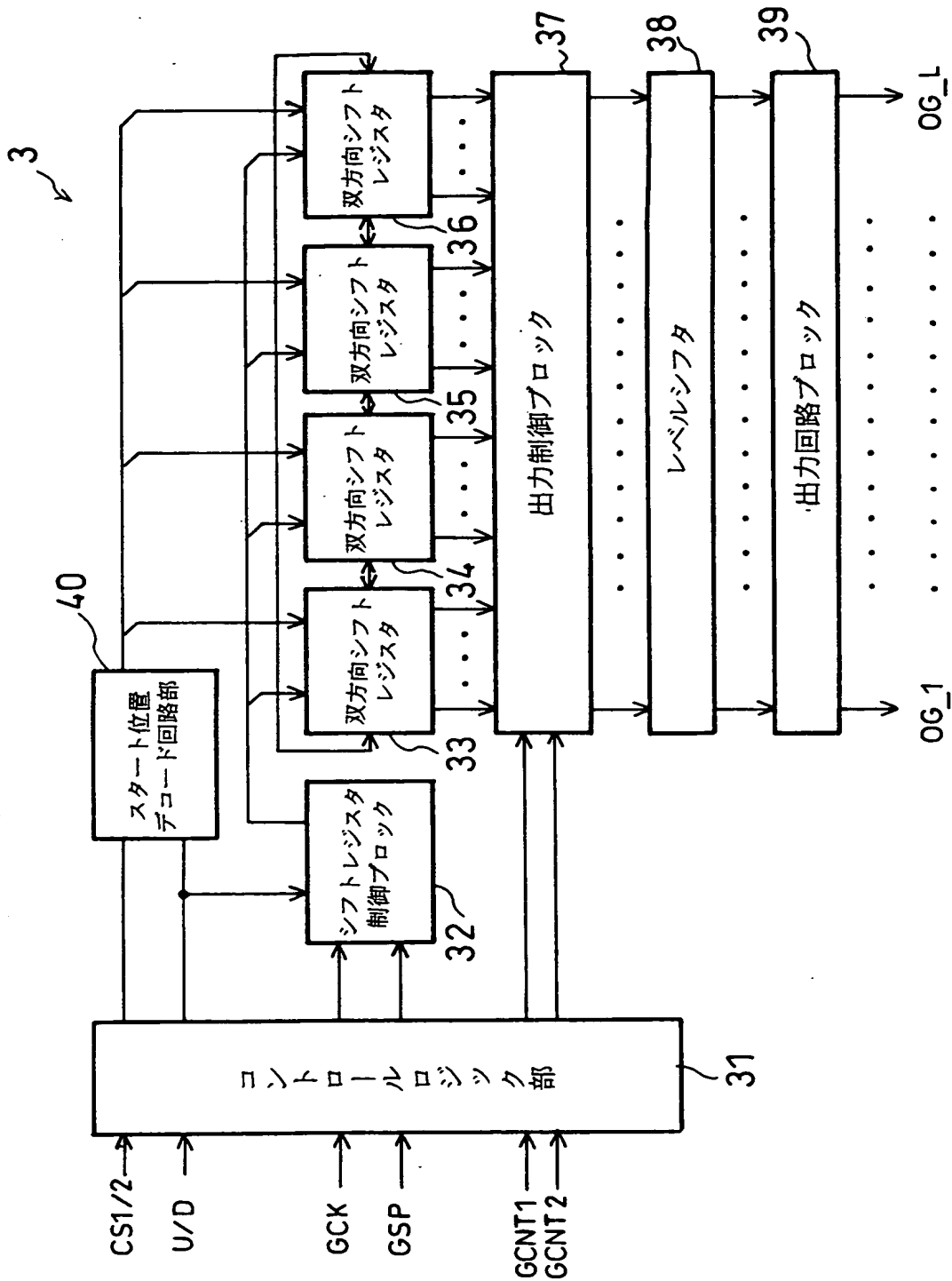
上記ゲートドライバの変形例を示すブロック図である。

【符号の説明】

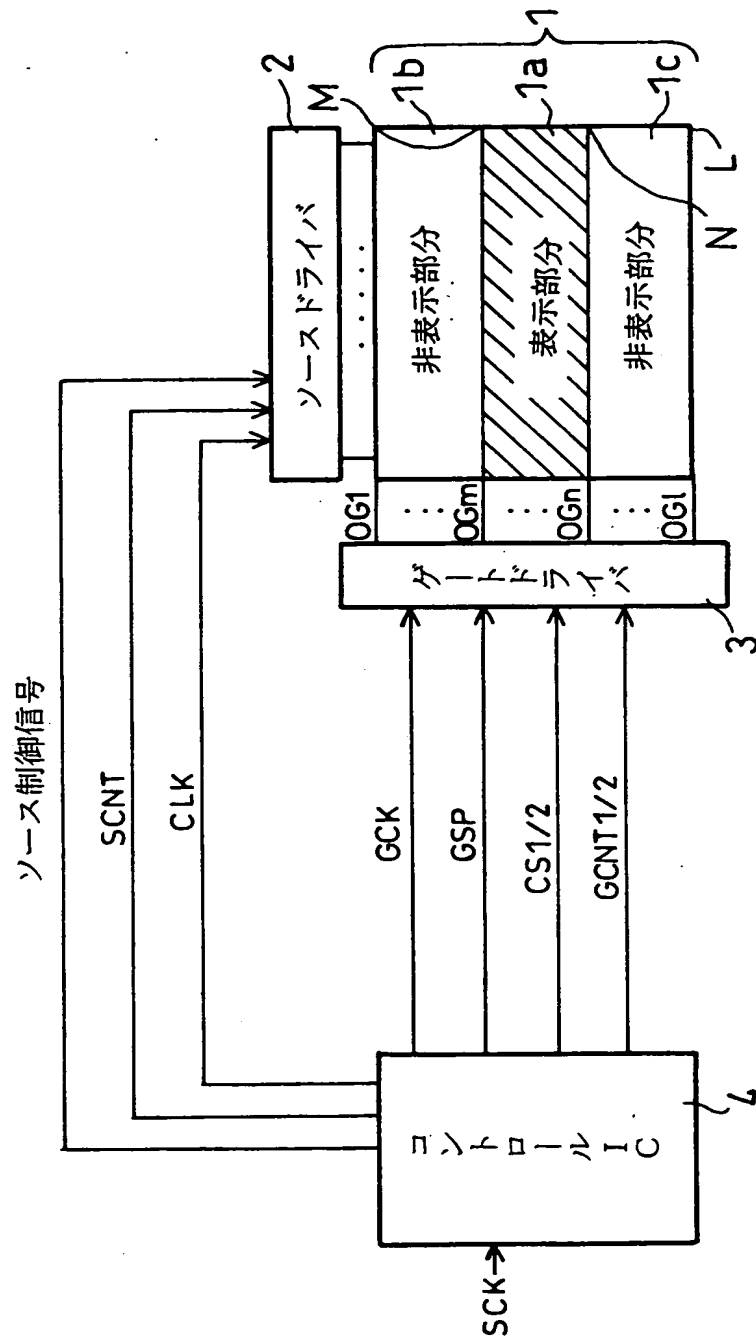
- 3 3      シフトレジスタ部（走査信号線駆動部）
- 3 4      シフトレジスタ部（走査信号線駆動部）
- 3 5      シフトレジスタ部（走査信号線駆動部）
- 3 6      シフトレジスタ部（走査信号線駆動部）
- 4 0      スタート位置デコード回路部（入力手段、制御手段）

【書類名】 図面

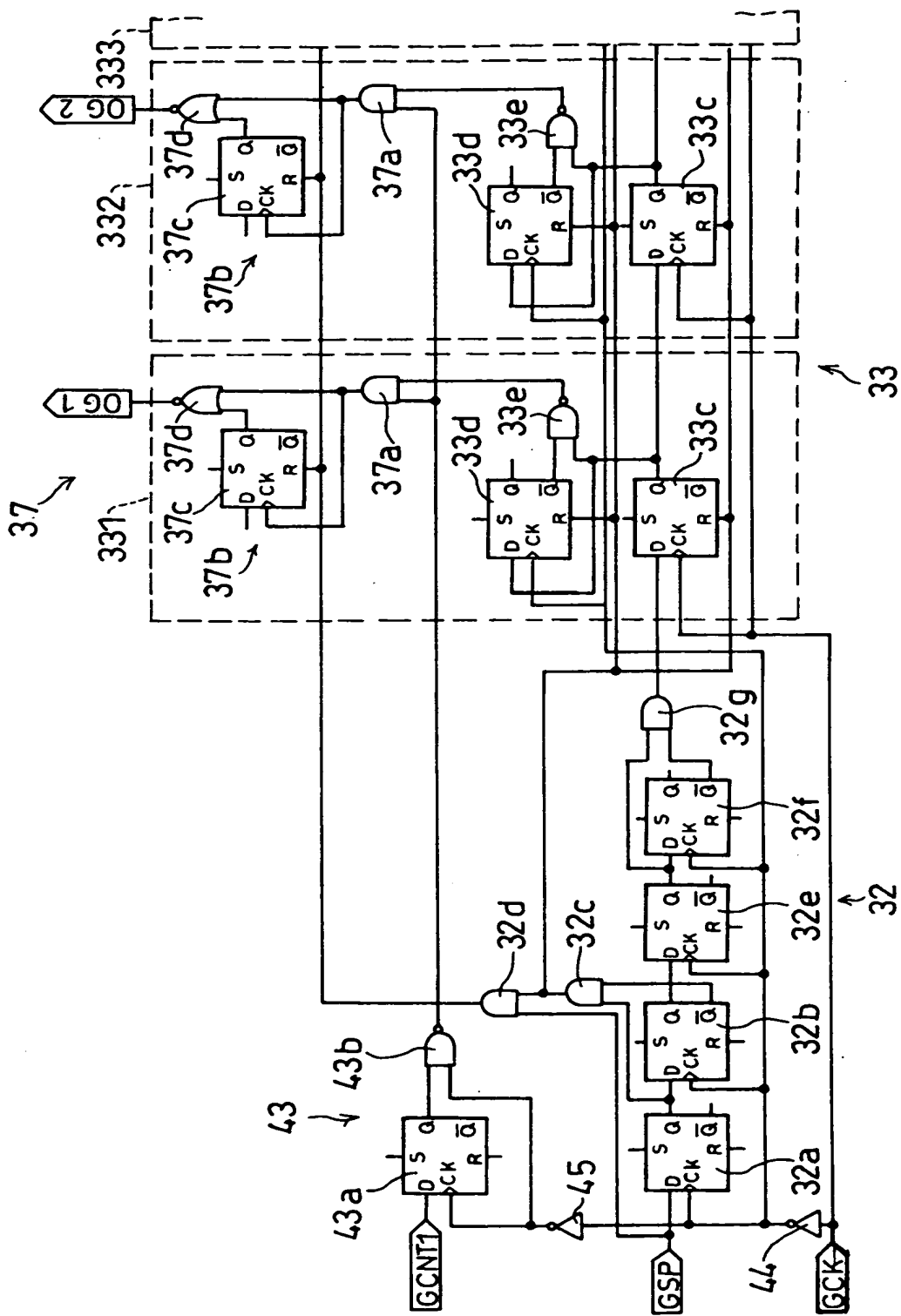
【図1】



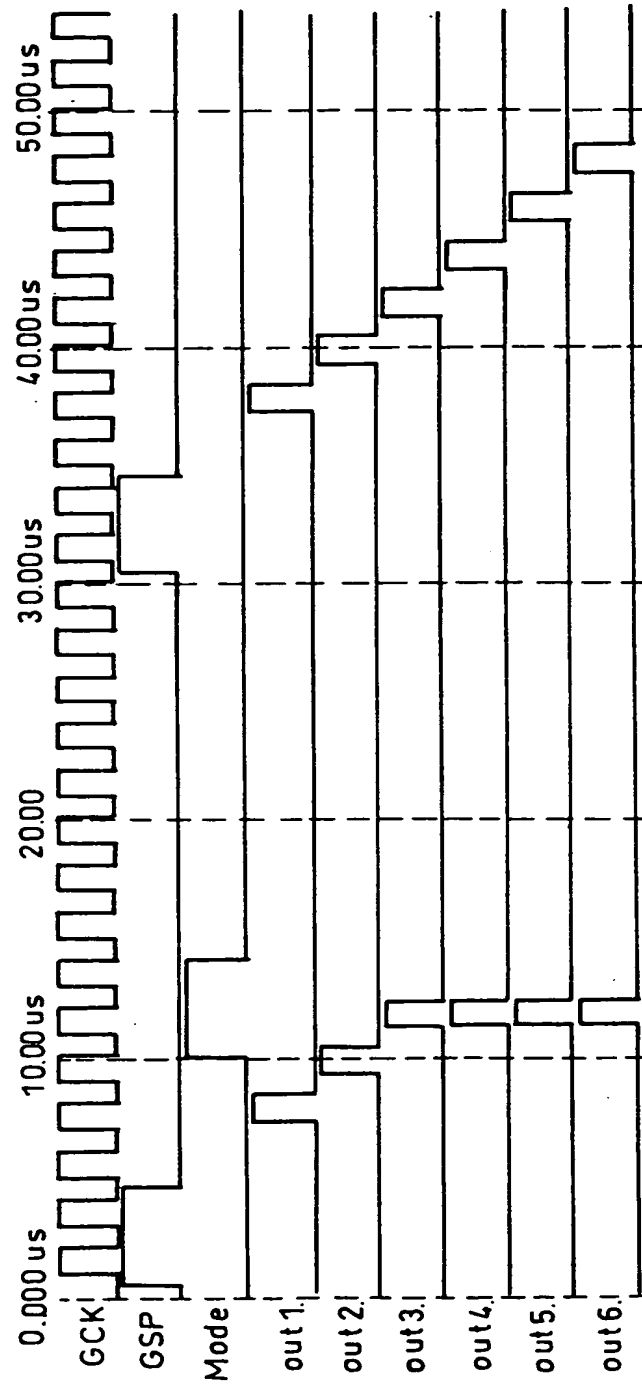
【図 2】



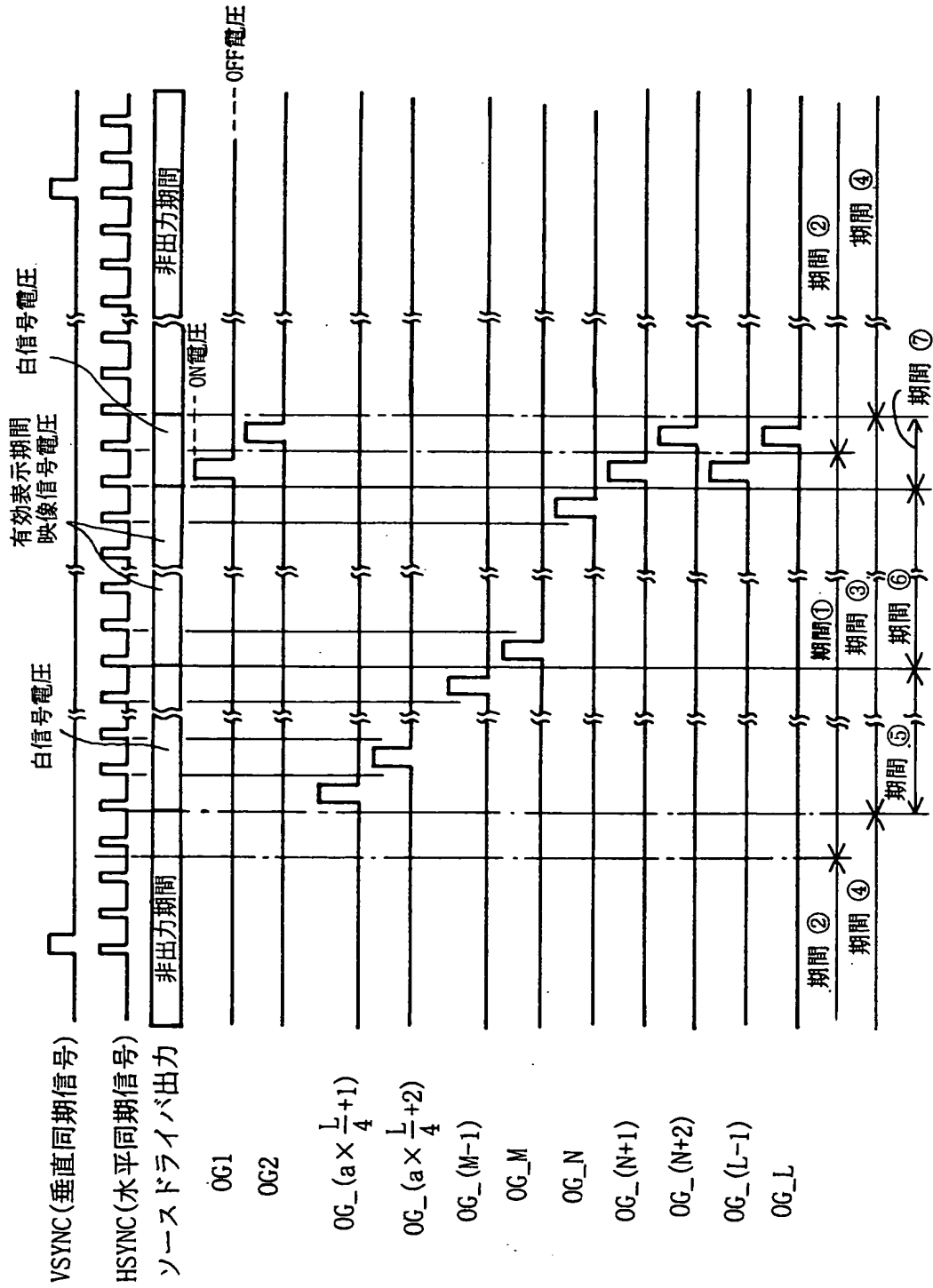
【図 3】



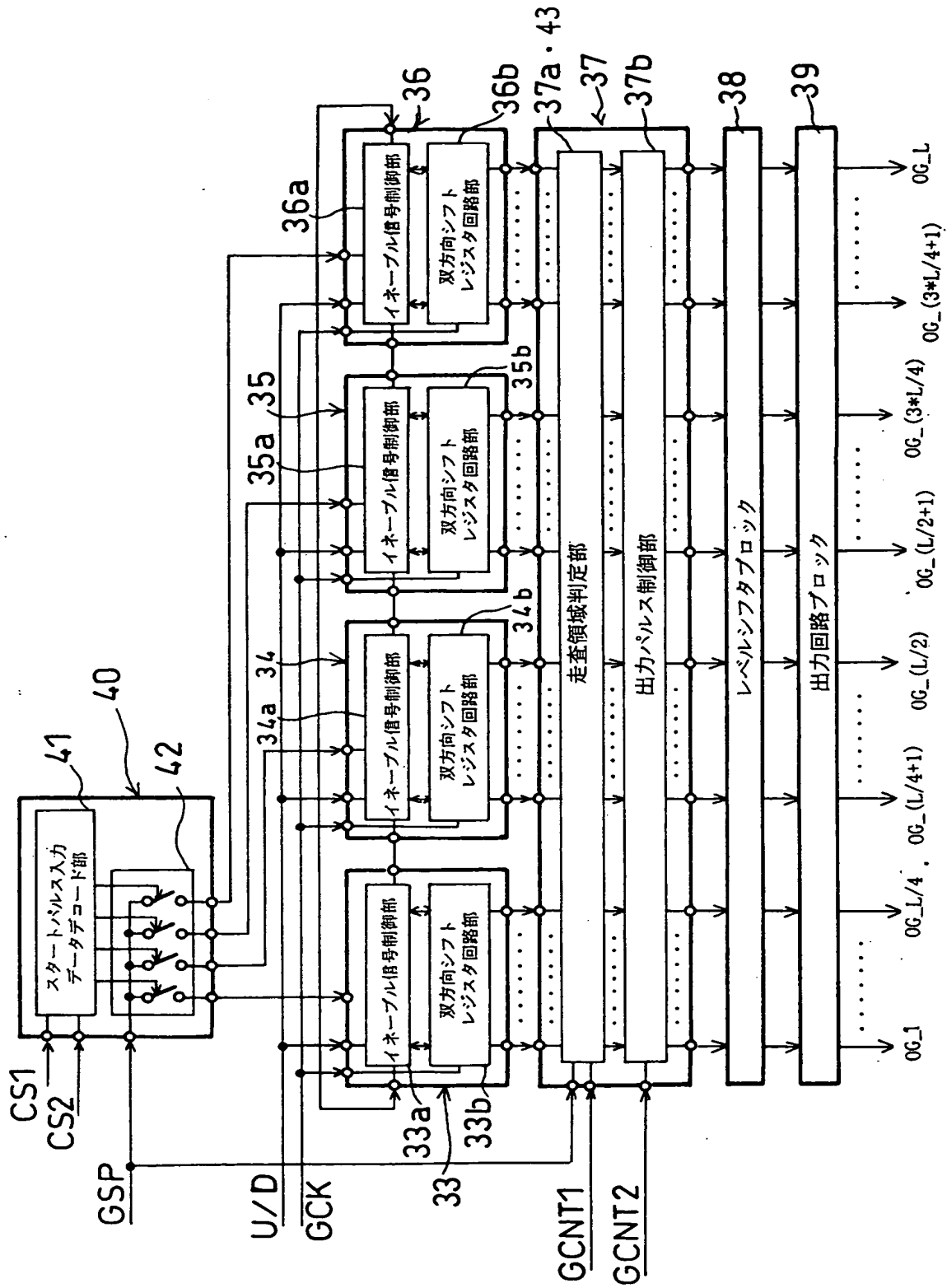
【図 4】



【図 5】



【図 6】





【書類名】 要約書

【要約】

【課題】 部分表示機能を有する画像表示装置に用いる駆動回路を低消費電力化する。

【解決手段】 各走査信号線への順次出力から一括出力に移行するための、移行指示信号が入力され、移行指示信号に基づき、各走査信号線に対し一括してON信号を出力するように各シフトレジスタ部33～36を制御するスタート位置デコード回路部40を設ける。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 0 4 9 ]

1. 変更年月日 1 9 9 0 年 8 月 2 9 日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

氏 名 シャープ株式会社